

## Active matrix electroluminescent display devices

**Patent number:** JP2002517806T

**Publication date:** 2002-06-18

**Inventor:**

**Applicant:**

**Classification:**

- international: G09G3/30; G09F9/30; G09F9/33; G09G3/20

- european: G09G3/30; G09G3/32A

**Application number:** JP20000553938T 19990607

**Priority number(s):** GB19980012742 19980612; WO1999IB01041 19990607

**Also published as:**



WO9965011 (A3)  
WO9965011 (A2)  
EP1034530 (A3)  
EP1034530 (A2)  
US6373454 (B1)

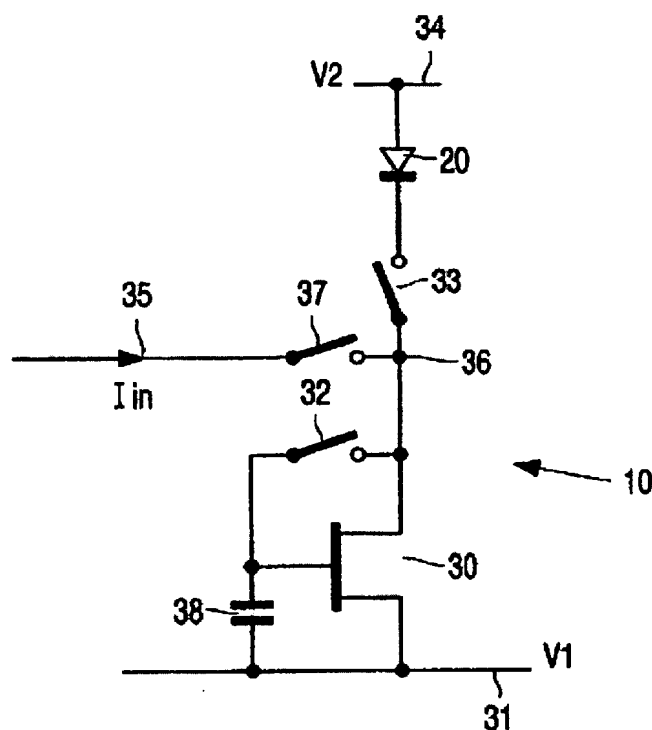
more >>

[Report a data error here](#)

Abstract not available for JP2002517806T

Abstract of corresponding document: **US6373454**

An active matrix electroluminescent display device has an array of current-driven electroluminescent display elements (20), for example comprising organic electroluminescent material, whose operations are each controlled by an associated switching means (10) to which a drive signal for determining a desired light output is supplied in a respective address period and which is arranged to drive the display element according to the drive signal following the address period. Each switching means comprises a current mirror circuit (30, 32, 38) in which the same transistor (30) is used to both sense and produce the required drive current for the display element (20) with the gate of the transistor being connected to a storage capacitance (30) on which a voltage determined by the drive signal is stored. This allows variations in transistor characteristics over the array to be compensated and improved uniformity of light outputs from the display elements to be obtained.



Data supplied from the **esp@cenet** database - Worldwide

**\* NOTICES \***

**JPO and NCIPi are not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] It has the matrix array of an electroluminescence display device. Each of said electroluminescence display device It has the related switching means which controls the current which flows said display device according to the driving signal by which a seal of approval is carried out. Said switching means is equipped with a drive transistor, and the 1st current conveyance terminal of said drive transistor is connected to 1st electric supply Rhine. The 2nd current conveyance terminal of said drive transistor is connected to 2nd electric supply Rhine through said display device. In the active-matrix electroluminescence display which connected the gate of said drive transistor to capacitance through the 1st current conveyance terminal The 2nd current conveyance terminal of said drive transistor is connected to said input terminal for driving signals. The switching equipment which can operate so that the gate voltage determined by said driving signal in said capacitance during supply of a driving signal may be stored The 2nd current conveyance terminal of said transistor, The active-matrix electroluminescence display characterized by connecting between the gates of said transistor.

[Claim 2] In an active-matrix electroluminescence display according to claim 1 Arrange said display device in a line and a train, and the switching equipment of said switching means about the display device of one line A conductor is arranged so that a selection signal may be received. respectively -- a common line address -- a conductor -- connecting -- this line address -- pass a conductor -- the selection signal which operates said switching equipment in that line -- supplying -- each line address -- with this selection signal The active-matrix electroluminescence display characterized by choosing one line of said display device one by one at once.

[Claim 3] In an active-matrix electroluminescence display according to claim 2, said driving signal about said display device in one train suitably It supplies. each train address common to said display device in this train -- pass a conductor -- with the input terminal of the switching means of a display device the related train address -- the case where the switching equipment which was connected between conductors and made reference first closes -- said train address -- the active-matrix electroluminescence display characterized by forming other switching equipment which transmits the driving signal in a conductor to said input terminal.

[Claim 4] an active-matrix electroluminescence indicating equipment according to claim 3 -- setting -- said -- others -- the same line address as the switching equipment which mentioned said beginning in switching equipment -- a conductor -- connecting -- said line address -- the active-matrix electroluminescence indicating equipment characterized by enabling this switching equipment, simultaneously actuation with the selection signal by which the seal of approval was carried out to the conductor.

[Claim 5] The active-matrix electroluminescence display characterized by having made said 1st electric supply Rhine share by all the display devices in the same line or the same train, and establishing each electric supply Rhine in each line or train of a display device in an active-matrix electroluminescence display given in claim 2 thru/or any 1 term of 4.

[Claim 6] the line address related to the line from which relate said 1st electric supply Rhine to one line of a display device, said 1st electric supply Rhine was made to share with by one line of a display device in an active-matrix electroluminescence display according to claim 5, and the display device differed [ said 1st electric supply Rhine ] -- a conductor -- having -- said line address -- pass a conductor -- the active-matrix electroluminescence display characterized by supplying a selection signal to the switching equipment of the switching means of this different line.

[Claim 7] The active-matrix electroluminescence indicating equipment characterized by connecting the

switching equipment which can operate between the 2nd current conveyance terminal of said drive transistor, and said display device so that said display device may be insulated from said drive transistor when the switching equipment connected between the 2nd current conveyance terminal of said drive transistor and the gate closes in a claim 1 thru/or an active-matrix electroluminescence indicating equipment given in any 1 term of 6.

[Claim 8] The active-matrix electroluminescence indicating equipment characterized by having arranged so that a pulse signal may be received during application of a driving signal which carries out the reverse bias of said display device for said 1st electric supply Rhine to a claim 1 thru/or any 1 term of 6 in the active-matrix electroluminescence indicating equipment of a publication.

[Claim 9] The active-matrix electroluminescence indicating equipment characterized by having the thin film transistor by which the claim 1 thru/or any 1 term of 8 were equipped with said drive transistor and switching equipment on the insulating substrate in the active-matrix electroluminescence indicating equipment of a publication.

---

[Translation done.]

**\* NOTICES \***

**JPO and NCIPi are not responsible for any damages caused by the use of this translation.**

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

**[Detailed Description of the Invention]****[0001]**

This invention is equipped with the matrix array of an electroluminescence display device, and relates to the active-matrix display which has the related switching means by which each of said electroluminescence display device controls the current which flows said display device according to the driving signal by which a seal of approval is carried out.

**[0002]**

The matrix display using an electroluminescence display device is known well. About said display device, organic thin film electroluminescence devices and light emitting diode (LED) equipped with customary III-V semi-conductor mixture were used. It was the thing of a passive mold to which it connected between the groups which a line and a train address line intersect, and these displays [ like ] have mainly arranged said electroluminescence display device at a multiplex ceremony. (Organic) Especially the latest development in a polymer electroluminescence ingredient has proved such capacity used for the video presentation purpose etc. The electroluminescence devices which use these ingredients [ like ] are typically equipped with one or more layers of the polymer which was inserted into inter-electrode [ one pair of ] (an anode and cathode) and by which semi-conductor junction was carried out, one side is transparent among said electrodes, and another side is the thing of a suitable ingredient to inject a hole or an electron into said polymer layer among said electrodes. Such an example is D.Braun in Applied Physics Letters 58 (18) 1982-1984 page (May 6, 1991). And the paper by A.J.Heeger is indicated. By suitable selection of said joined polymer chain and a side chain, the band gap, the electron affinity, and ionization potential of said polymer can be adjusted. It can manufacture with the spin coating technique which uses a CVD process for the active layer of such an ingredient, or only uses the solution of a fusibility conjugation polymer. According to these processes, LED and the display which have a large luminescence front face can be manufactured.

**[0003]**

An organic electroluminescence ingredient has the advantage that these are very efficient and need comparatively low (DC) driver voltage. Furthermore, it is different from customary LCD and a back light is unnecessary. an easy matrix display -- setting -- said ingredient -- a line and the train address -- it prepares between the groups of a conductor and the line and train array of an electroluminescence display device are formed by these on the intersection of said conductor. With the diode Mr. I-V property of said organic electroluminescence display device, each component can perform the both sides of the display which realizes multiplexing drive actuation, and a switch function. However, when [ customary ] driving on the basis of the scan of one line at once, each display device drives this easy matrix equipment among the whole field time amount only in a short time corresponding to a line address period, and light is emitted. For example, each display device is carried out [  $f/N$  / maximum ] by making  $f$  into a field period, in the case of the array which has  $N$  line, can be, and can carry out periodic luminescence. In order to obtain desired average luminance from this display at this time, the peak brightness generated by each component must be increased at least  $N$  times of said required average luminance, and it is necessary to increase a peak display device current at least  $N$  times of an average current. the high peak current produced as a result -- especially -- more rapid degradation of the life of said display device, and said line address -- the problem by the sag produced along with a conductor is produced.

**[0004]**

One solution over these problems is enabling it to operate so that a drive current may be supplied to said display device, in order that said display device may be held in an active matrix, it may have the switching means to which each display device relates by it and this switching means may hold that optical output between periods slightly longer than said line address period. Thus, for example, an analog (indicative data) driving signal is loaded to each display device circuit once per field period in each line address period, and this driving signal is stored, and it acts between 1 field periods so that the required drive current which flows said display device may be held, until the address of the related line of a display device is carried out next. This decreases said required peak brightness and required peak current with about N factor about the display which has N line by each display device. Such an active-matrix address electroluminescence display is indicated by the Europe patent application public presentation specification No. 0717446. An electroluminescence display device needs to pass a current continuously in order to generate light, but since LC display device does not receive a current substantially but a drive signal level is made it to store in capacitance among [ all ] a field period capacitive therefore, the customary active-matrix circuit of a class currently used for LCD cannot be used for it with an electroluminescence display device. In the reference mentioned above, it has two TFT(s) (thin film transistor) and one storing capacitor respectively. The anode of said display device is connected to the drain of the 2nd TFT, the 1st TFT is connected to said gate of the 2nd TFT, and said gate of the 2nd TFT is connected also to said one capacitor side. Among a line address period, the turn-on of said 1st TFT is carried out with a line selection (gate) signal, and a drive (data) signal is transmitted to said capacitor through this TFT. Carrying out the turn-off of said 1st TFT after removal of said selection signal, the electrical potential difference stored in said capacitor which constitutes the gate voltage about said 2nd TFT causes [ which has been arranged so that a current may be transmitted to said display device / said / of the 2nd TFT ] of operation. Said gate of the 1st TFT is connected to a gate line (line conductor) common to all the display devices in the same line, and said source of the 1st TFT is connected to a source line (train conductor) common to all the display devices in the same train. Said drain and source electrode of the 2nd TFT are connected to the anode of said display device, and touch-down Rhine, said touch-down Rhine extends in said source line and juxtaposition, and it is common to all the display devices in the same train. The another side side of said capacitor is also connected to this touch-down Rhine. It is suitable, for example, said active-matrix structure is manufactured using the thin film deposition same with being used in manufacture of AMLCD on the transparence insulating support of glass, and a process technique.

[0005]

By this arrangement, the drive current about said light emitting diode display device is determined by the current supplied to said gate of the 2nd TFT. Therefore, it depends for this current in this property of TFT strongly. The change in the threshold electrical potential difference, the mobility, and the dimension of said TFT will follow with said display device current, and will produce change which is not desirable in the optical output. for example, it crosses to the field of said array by the manufacture process -- or these change in said 2nd TFT related to the display device between different arrays causes the ununiformity of the optical output from said display device.

[0006]

The purpose of this invention is offering the improved active-matrix electroluminescence display.

[0007]

Other purposes of this invention are offering the display device circuit for active-matrix electroluminescence displays which reduces the effect of the change in transistor characteristics in the optical output of said display device, therefore improves the ununiformity of said display.

[0008]

This purpose is attained in this invention by using said current Miller circuit for switching means which uses the same transistor for both sensing of a drive current required for said display device, and subsequent generating. This makes all change in transistor characteristics compensate.

[0009]

According to this invention, said switching means is equipped with a drive transistor, and the 1st current conveyance terminal of said drive transistor is connected to 1st electric supply Rhine. The 2nd current conveyance terminal of said drive transistor is connected to 2nd electric supply Rhine through said display device. In the active-matrix electroluminescence display of the class which indicated the gate of said drive

transistor in the prologue connected to capacitance through the 1st current conveyance terminal The 2nd current conveyance terminal of said drive transistor is connected to said input terminal for driving signals. The switching equipment which can operate so that the gate voltage determined by said driving signal in said capacitance during supply of a driving signal may be stored The 2nd current conveyance terminal of said transistor, The active-matrix electroluminescence display characterized by connecting between the gates of said transistor is offered.

[0010]

It considers as arrangement to which said same transistor arranges said switching means and which operates efficiently a current supply source and a current-output function like single transistor current Miller circuit. When said switching equipment closes, diode connection of said transistor is made and said input-device signal determines the current which flows through said transistor, and the gate voltage as a result stored in said capacitance. the current on which said transistor works as a current source of said display device, and said gate voltage flows said display device after said switching equipment opens -- therefore, the brightness is determined, and after that, according to the set point, the level is held until the address of said display device is carried out next. Thus, the current which flows the 1st actuation phase and said display device corresponding to [ said transistor operates / in / an input current is sampled / in / in fact / a display device address period /, and said transistor gate voltage is set up according to it, and / a subsequent output stage story /, and ] said sampled current is absorbed. In this arrangement, in order to use said same transistor for both sampling of said input current in a sampling phase, and generating of said drive current for display devices in said output stage story, it does not depend for said display device current on the threshold electrical potential difference, the mobility, or the exact dimension of said transistor. The problem which the ununiformity of the optical output from the display device over said array mentioned above follows, and is avoided.

[0011]

the switching equipment of said switching means arrange said display device in a line and a train suitably, and concerning the display device of one line -- a line address common to each -- a conductor -- connecting -- this line address -- pass a conductor -- the selection (scan) signal which operates said switching equipment in that line -- supplying -- each line address -- a conductor is arranged so that a selection signal may be received, and one line of said display device is chosen one by one at once with this selection signal. each train address suitably common to said display device [ in / for said driving signal (indicative data) about said display device in one train / this train ] -- pass a conductor -- supplying -- the input terminal and the related train address of the switching means of a display device -- the case where the switching equipment which was connected between conductors and made reference first closes -- said train address -- other switching equipment which transmits the driving signal in a conductor to said input terminal is formed. a this purpose sake -- said -- others -- the same line address as the switching equipment which mentioned said beginning suitably in switching equipment -- a conductor -- connecting -- said line address -- this switching equipment, simultaneously actuation are enabled with the selection signal by which the seal of approval was carried out to the conductor. said output stage [ while the address of said display device is not carried out ] story -- setting -- other switching equipment -- said input terminal -- said train address -- it is made to insulate from a conductor

[0012]

Said 1st electric supply Rhine is made to share by all the display devices in the same line or the same train suitably. Each electric supply Rhine may be established in each line or train of a display device. Instead, electric supply Rhine can be extended in the direction of the both sides of a train and a line, using Rhine which extended in the train or the line writing direction, and was connected together in the end, Rhine connected together in the configuration of a grid can be used, and it can be made to share effectively by all the display devices in said array. It depends for the selected approach on the technical details about a predetermined design and a manufacture process.

[0013]

the line address related to the line which adjoins suitably from which, as for 1st electric supply Rhine shared, the display device differed with regards to the line of a display device in order to simplify -- a conductor -- having -- this line address -- pass a conductor -- a selection signal may be supplied to the switching equipment of the switching means of this different line.

[0014]

said switching equipment -- suitable -- a transistor -- having -- all transistors -- the glass or substrate top of other insulating materials -- as TFT -- said address -- you may form conveniently together with a conductor using standard thin film deposition and a patterning process which are used in the field of an active-matrix display and other large area electronic instruments. However, it is predicted that the active-matrix network of said equipment may be manufactured with a semi-conductor substrate using IC technique.

[0015]

In order to prevent a current flowing through said display device all over said sampling phase, other switching equipment may be connected to the pan with which said display device is insulated from said drive transistor all over said sampling phase between the 2nd current conveyance terminal of said drive transistor, and said display device. this switching equipment -- the same -- however -- said -- others -- the transistor of a conductivity type contrary to the transistor which constitutes switching equipment -- you may have -- said same line address -- you may make it operate at a complementary ceremony by that gate connected to the conductor Therefore, this transistor may be equipped with p channel equipment although the transistor and other transistors which mentioned said beginning are equipped with n channel equipment. of course, the polarity of said display device and said line address -- the transistor format mentioned above can be made reverse by reversing the wave-like polarity by which a seal of approval is carried out to a conductor.

[0016]

Such need for switching equipment of operating complementary is avoidable. In a suitable operation gestalt, among said sampling phase which carries out the reverse bias of said display device, it follows with said 1st electric supply Rhine, and a pulse signal is arranged so that a seal of approval may be carried out to said 1st current conveyance electrode of said drive transistor. By it It prevents that a current flows through said display device, guarantees that the drain current which flows said drive transistor is equivalent to said input signal current, and guarantees that a suitable gate-source electrical potential difference is sampled in said capacitance. the line address related to the line which a display device adjoins -- the case of said 1st electric supply Rhine equipped with a conductor -- setting -- this pulse -- that line address -- said line address related to said display device which is related separately to said selection signal in a conductor -- in said selection signal and time amount in a conductor, it is in agreement and gives. The amplitude of said required pulse is smaller than the amplitude of said selection signal. Since all required transistors become the thing of the same polar format at this time, as for there being no switch transistor which the total of a required transistor was decreased and also was connected between the 2nd current supply source terminal of said drive transistor and said display device, manufacture becomes easy.

[0017]

It explains as an example with reference of the drawing which attached the operation gestalt of the active-matrix electroluminescence display by this invention.

[0018]

Only and it is not drawn by the fixed ratio. [ said drawing ] Through said drawing, the same reference mark was used in order to show the same or, same part.

[0019]

although the active-matrix address electroluminescence indicating equipment kept fixed spacing shown with block 10 when drawing 1 was referred to -- the line and a train matrix array -- having -- a line (selection) and the train (data) address -- it has the panel equipped with the electroluminescence display device arranged at the intersection between the group 12 which a conductor or Rhine intersects, and 14 with a related switching means. In this drawing, in order to simplify, it has only some pixels. In fact, there may be hundreds of lines and trains of a pixel. a pixel 10 -- said line and the train address -- pass a conductor -- the address is carried out by the circumference drive circuit equipped with the row scanning drive circuit 16 and the string data drive circuit 18 which were connected to the end of each group of said conductor.

[0020]

Drawing 2 aims at the diagrammatic gestalt which simplified the circuit of the typical pixel block 10 in said array being shown, and the fundamental approach of the actuation being shown. Actual mounting of the pixel circuit of drawing 2 is shown in drawing 3 . Said electroluminescence display device referred to in 20 is expressed as a diode component (LED) here, and is equipped with organic light emitting diode equipped with one pair of electrodes whose one or more layers of an organic electroluminescence ingredient were pinched in

between. One insulating support side is equipped with the display device of said array with a related active-matrix network. The cathode or anode of said display device is formed with a transperence electrical conducting material. In order to make it visible to the near man [ try ] of another side of said support, said support is made into a transparent material like glass, a transperence electrical conducting material like ITO constitutes the electrode of the display device 20 nearest to said substrate, and you may make it the light generated by said electroluminescence layer penetrate such electrodes and support. However, in this specific operation gestalt, it connects with a power source for the purpose of seeing from said panel, and said optical output is equipped with the part of the continuous ITO layer 22 which constitutes 2nd electric supply Rhine common to all the display devices in said array. The cathode of said display device is equipped with the metal which has a low work function like calcium or a magnesium silver alloy. Typically, thickness of said organic electroluminescence ingredient layer is made into for 100nm thru/or 200nm. The typical example of the suitable organic electroluminescence ingredient which can be used for a component 20 is indicated by the Europe patent application public presentation specification No. 0717446, the reference brings about other information, and the indication about this is included here. An electroluminescence ingredient like the compound polymer of a publication can also be used for WO 96/36959.

[0021]

the line in which each display device 20 adjoins this display device, and a train -- the related switching means connected to conductors 12 and 14 -- having -- this switching means -- this display device -- the drive current of this component -- therefore, it arranges so that it may be made to operate according to the analog drive (data) signal level which opts for an optical output (gray scale) and by which the seal of approval was carried out. Said indicative-data signal is supplied by the train drive circuit 18 which operates as a current source. the current which the video signal processed appropriately is supplied to this circuit, and this circuit samples said video signal, and constitutes the data signal related to video information -- said train -- at the time of the address of said array, actuation of said train drive circuit and the scan of said line drive circuit are synchronized, and each of a conductor is supplied so that it may be suitable for a line.

[0022]

If drawing 2 is referred to, said especially switching means will equip the drive transistor 30 and a pan with n channel FET, will connect the 1st current conveyance (source) terminal of this transistor to electric supply Rhine 31, and will connect the 2nd current conveyance (drain) terminal of this transistor to the cathode of a display device 20 through a switch 33. The anode of said display device is connected to 2nd electric supply Rhine 34, and said continuous electrode layer held in fact at the fixed reference potential constitutes this 2nd electric supply Rhine. the gate of a transistor 30 -- electric supply Rhine 31 -- therefore, pass the storing capacitance 38 in said source electrode -- it is good also as capacitance which connected and formed this storing capacitance separately, or good also as gate-source capacitance in which said transistor is inherent. The gate of a transistor 30 is connected also to the drain terminal through a switch 32.

[0023]

Said transistor circuit operates like a single transistor current mirror, the same transistor performs the both sides of a current supply source and a current-output function, and a display device 20 operates as a load. The input to this current Miller circuit is supplied by the input line 35, this input line is connected to the node 36 between the switch 32 which constitutes an input terminal, and 33 through other switches 37, and a switch 37 controls supply to said node of an input signal.

[0024]

Actuation of said circuit is performed in two steps. The input signal which opts for the required output from said display device in the first sampling phase corresponding to an address period in time amount is supplied to said circuit, the gate-source electrical potential difference produced as a result in a transistor 30 is sampled, and it stores in capacitance 38. In the following output stage story, since said required output for which it opts with said input signal is generated from said display device, a transistor 30 operates so that a current may be passed to a display device 20 according to the level of said stored electrical potential difference, and it holds said output until the address of said display device is carried out next in a subsequent new sampling phase for example. Suppose that electric supply Rhine 31 and 34 can be set on the suitable potential level V1 and V2 set up beforehand all over both phases. Usually make electric supply Rhine 31 into touch-down potential (V1), and let electric supply Rhine 34 be forward potential (V2).



[0025]

Switches 32 and 37 are closed among said sampling phase, this makes diode connection of the transistor 30, a switch 33 is opened, and this insulates said display device load. It corresponds to said required display device current, and the input signal shown as  $I_{in}$  here is driven through a transistor 30 through an input line 35, the closed switch 37, and an input terminal 36 from the external source 18, for example, the train drive circuit in drawing 1. Since diode connection is made by the switch 32 which the transistor 30 closed, the electrical potential difference between the both ends of the capacitance 38 in a steady state turns into a gate-source electrical potential difference required to drive the current  $I_{in}$  which flows the channel of a transistor 30. After giving sufficient time amount to stabilize this current, it ends according to storing in capacitance 38 the gate-source electrical potential difference which opens said sampling phase for switches 32 and 37, insulates capacitance 38 while insulating an input terminal 36 from an input line 35, consequently is determined according to an input signal  $I_{in}$ . Next, a switch 33 is closed for said output stage story, and it starts according to connecting the cathode of said display device to the drain of a transistor 30. Next, a transistor 30 operates as a current source and a current almost equal to  $I_{in}$  flows a display device 20. Since the transistor 30 for capacity coupling by the charge impregnation effectiveness may be considered to have the output resistance of finite in fact and may not operate as a perfect current source when a switch 32 carries out a turn-off and change arises on the electrical potential difference in capacitance 38, the drive current of said display device may differ from an input current  $I_{in}$  very slightly. However, in order to use the same transistor for sampling of  $I_{in}$  in said sampling phase, and generating of said current in said output stage story, it does not depend for said display device current on the threshold electrical potential difference or mobility of a transistor 30.

[0026]

Drawing 3 shows the practical operation gestalt of the pixel circuit of drawing 2 used in the display of drawing 1. In this drawing, a transistor constitutes switches 32, 33, and 37 respectively, and these switch transistors are altogether formed as a thin film field-effect transistor and TFT with the drive transistor 30. an input line 35 and the input line to which all the pixel circuits in the same train correspond -- the train address -- pass a conductor 14 and this -- it connects with the line drive circuit 18. the gate of transistors 32, 33, and 37, and the gate of the corresponding transistor in a pixel circuit [ in / similarly / the same line ] -- all -- the same line address -- it connects with a conductor 12. transistors 32 and 37 -- n channel equipment -- having -- the line drive circuit 16 - a line address -- a turn-on is carried out with the selection (scan) signal in the electrical-potential-difference pulse form voice by which a seal of approval is carried out to a conductor 12 (it closes). It is the thing of a reverse conductivity type equipped with P channel equipment, a transistor 33 operates complementary to transistors 32 and 37, and when a turn-on is carried out when transistors 32 and 37 close according to the selection signal in a conductor 12 (aperture), and it opens, the turn-off of it is carried out.

[0027]

electric supply Rhine 31 -- a line -- it extends as a conductor 12 and an electrode of juxtaposition, and is shared by all the pixel circuits in the same line. Electric supply Rhine 31 of all lines is connectable together in these ends. Said electric supply Rhine may extend in the direction of a train instead, and each Rhine is shared by the display device in each train at this time. Instead, electric supply Rhine may be prepared so that it may extend in the both sides of a line and the direction of a train, and it may interconnect, and a grid construction may be formed.

[0028]

said array -- at once -- one line and sequence -- driving -- a selection signal -- each line -- a conductor 12 is supplied one by one. The persistence time of said selection signal corresponds to the period of the sampling phase which determined and mentioned the line address period above. the suitable input current driving signal which constitutes a data signal at once synchronizing with said selection signal since the address of one line is required in order to set all the display devices in the selected line as such required drive level in a line address period at coincidence with each input signal which determines the required display output from said display device -- a line -- a conductor 12 is supplied by the train drive circuit 18. The address of the next line of a display device is similarly carried out following the address of such a certain line. It is held after carrying out the address of all the lines of a display pixel in 1 field period until said output is set up in said each address period by following with the drive current concerning a predetermined display device repeatedly and then the address of the line of said display device which is related among 1 field period is carried out in a sequential

field period in said a series of addresses.

[0029]

Said TFT, the group of an address line, storing capacitance (when preparing as a separate component), The matrix structure of an array equipped with display device electrodes and these interconnect sections Fundamentally The front-face top of insulating support like glass or plastic material, Are based on CVD deposition of the various thin film layers of a conductive ingredient, an insulating ingredient, and a semiconductor material, and a photolithographic patterning technique. It forms using the standard thin-film-processing technique same with being used in an active-matrix LCD including deposition and patterning. Such an example is indicated by the Europe patent application public presentation specification No. 0717446 mentioned above. Said TFT may be equipped with an amorphous silicon or polycrystalline silicon TFT. The organic electroluminescence ingredient layer of said display device may be formed with vacuum evaporation or other suitable known techniques like spin coating.

[0030]

The pixel circuit of drawing 3 needs use of the both sides of an n and a p channel transistor with a possibility of complicating said manufacture process. Furthermore, this specific circuit may need four a transistor and one common electrode, and these facilities may decrease the actual gap of a pixel.

[0031]

Drawing 4 shows the format of avoiding the need of using the transistor of an opposite polar format and of having been improved instead of a pixel circuit. In this circuit, a transistor 33 is removed and direct continuation of the input terminal 36 is carried out to a display device 20. In actuation of said current mirror, two phases, sampling, and an output exist like the circuit mentioned above. the line which is related among said sampling phase -- with the selection signal in a conductor 12, the switch transistors 32 and 37 are closed and diode connection of the transistor 30 is made. As mentioned above, it does not stop at a fixed reference potential, but a forward electrical-potential-difference pulse is supplied to electric supply Rhine 31, and the reverse bias of the display device 20 is made to be carried out to coincidence. In this condition, a current (the small reverse leakage current disregarded) cannot flow a display device 20, but the drain current of a transistor 30 is equal to an input current  $i_{in}$ . Thus, the suitable gate-source electrical potential difference of a transistor 30 is again sampled in capacitance 38. At the time of termination of said sampling phase, as mentioned above, the turn-off of the switch transistors 32 and 37 is carried out, and electric supply Rhine 31 returns to the usual level and a representation target 0V. In a subsequent output stage story, a transistor 30 operates as a current source which passes a current to said display device in the level determined with the electrical potential difference stored in the capacitor 38, as mentioned above.

[0032]

In the operation gestalt of drawing 4, electric supply Rhine 31 separately connected to the power source may be formed about each line of a pixel. The turn-off (considering as the result which pulse-izes electric supply Rhine 31) of the display device in the line by which the address is carried out is carried out among a sampling phase. When one electric supply Rhine common to all pixel circuits actually exists in said array, That is, when electric supply Rhine 31 of one line is a part of continuous Rhine which interconnects all the lines of a pixel circuit, regardless of the address of which line is carried out, the turn-off of said all display devices is carried out into each sampling cycle. This decreases the duty cycle (ratio of ON pair off time amount) about a display device. Thus, it is desirable to continue making electric supply Rhine 31 related to a certain line separate from electric supply Rhine related to other lines.

[0033]

The gestalt instead of other of the pixel circuit which decrease in number the total of Rhine in a line writing direction is shown in graph in drawing 5 with the typical drive wave used in this operation gestalt. the side which can set the illustrated pixel circuit in the Nth line of said array, and is distant from the source of a transistor 30, and the gate of capacitance 38 in this arrangement -- electric supply Rhine 31 of separate dedication -- not but, the line which the degree related to the line of eye watch (N+1) adjoins -- both sides are connected to a conductor 14. Actuation of this pixel circuit is fundamentally [ as what was mentioned above ] the same. the line of the Nth and (N+1) eye watch -- the required line drive wave supplied to a conductor 12 (and -- all -- others -- a line -- a conductor) differs from the wave in the operation gestalt mentioned above. The low holding level  $V_h$  which holds the transistors 32 and 37 of the pixel circuit connected to these conductors in

these OFF (open) conditions, Carry out the turn-on of these transistors (closing), and it adds to having the selection (gate) pulse  $V_s$  which specifies each line address period (sampling phase)  $T_r$ . each line -- the wave supplied to a conductor includes further the middle level pulse arranged so that the reverse bias of said display device may be carried out like pulse-izing of electric supply Rhine 31 in the operation gestalt of drawing 4 . drawing 5 -- setting --  $V_s(N)$  -- the Nth line -- the following line of eye watch (N+1) which is supplied to a conductor, shows said selection pulse which operates the transistors 32 and 37 of the pixel circuit in the line, and produces  $V_s(N+1)$  after Signal  $V_s(N)$  since the address of said line is carried out one by one -- said selection signal which a conductor is made to supply is shown. The forward pulse which is in agreement in the selection signal and time amount which are supplied to a conductor 12 is included. each line -- the line which precedes the wave about a conductor with said selection signal, and is preceded -- Consequently, when the address of the pixel circuit in the line to precede, i.e., the Nth line, is carried out according to supply of  $V_s(N)$  to these, (N+1) \*\*\*\*\* -- the forward pulse  $V_r$  which appears in a conductor is made to carry out the reverse bias of the display device in the pixel circuit in Line N among these sampling phases. In order to guarantee that transistors 32 and 37 and the pixel circuit in the following line of eye watch (N+1) do not carry out a turn-on to coincidence so that the reverse bias of said request may be given for the level of  $V_r$ , it chooses so that it may become lower than a selection signal  $V_s$ .

[0034]

The possible thing will be understood in the polarity of the pulse which the same model of operation makes the polarity of these transistors reverse, makes said display device polarity reverse, and is supplied to electric supply Rhine 31, even if reverse, though said pixel circuit is based on the n channel transistor about all the operation gestalten mentioned above. These become n form when using p form transistor 33.

[0035]

Since the display device which uses a p channel transistor is desirable, the technical reason it is suitable turning said diode display device to one side or another side exists. For example, an ingredient required for the cathode of the display device which uses an organic electroluminescence ingredient usually has a low work function, and is typically equipped with the alloy or calcium on the basis of magnesium. These ingredients [ like ] may have an inclination with it difficult [ to patternize at a photograph RISOGURAFU ceremony ], therefore its continuation layer of such an ingredient common to all the display devices in said array may be desirable.

[0036]

Instead of forming said TFT and capacitor on an insulating substrate using a thin film technology, it is predicted that said active-matrix network can be formed on a semi-conductor, for example, a silicon substrate, using IC technique. At this time, the top electrode of said LED display device prepared on this substrate is formed with a transparence electrical conducting material, for example, ITO, and the optical output of said component is seen through these up electrodes.

[0037]

Switches 32, 33, and 37 do not need to be equipped with a transistor, and it is also expected that you may have the switch of other formats, for example, a micro relay, and a microswitch.

[0038]

Although the operation gestalt mentioned above was explained especially about the organic electroluminescence display device, he passes light and it will be understood that the electroluminescence display device of other classes equipped with the electroluminescence ingredient made to generate an optical output may be used instead.

[0039]

Also considering said display device as monochrome or a multicolor display, it is good. Probably, it will be clear that you may give by using a color luminescence display device which is different in a electrochromatic display in said array. Said different color luminescence display device may be typically prepared in the pattern of red, green, and a blue luminescence display device repeated regularly.

[0040]

In an epitome, an active-matrix electroluminescence display has the array of a current drive electroluminescence display device equipped with for example, an organic electroluminescence ingredient, controls actuation of these display devices by the respectively related switching means, supplies the driving signal which determines a desired optical output as said switching means in each address period, and it arranges

said switching means so that said display device may be driven according to said driving signal following said address period. Each switching means is equipped with current Miller circuit, the same transistor is used for it in this current Miller circuit, it detects and generates a drive current required for said display device, and connects it to the storing capacitance which stores the electrical potential difference determined by said driving signal in the gate of said transistor. This makes the fluctuation in the transistor characteristics which lead said array compensate, and makes the homogeneity of the optical output from said display device which should be obtained improve.

[0041]

By reading this indication, other deformation will become clear to this contractor. These deformation [ like ] is known in the field of a matrix electroluminescence display and its component part, and can include other descriptions which can be used in addition to these instead of the description already indicated here.

[Brief Description of the Drawings]

[Drawing 1] Drawing 1 is some easy graph-drawings of 1 operation gestalt of the display by this invention.

[Drawing 2] Drawing 2 shows the equal circuit of a typical pixel circuit equipped with the typical display device in a display and its related control circuit network of drawing 1 in an easy gestalt.

[Drawing 3] Drawing 3 explains actual realization of the pixel circuit of drawing 2 .

[Drawing 4] Drawing 4 shows the modification of a pixel circuit.

[Drawing 5] Drawing 5 is shown with the related drive wave which uses other modifications of a pixel circuit in these.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DRAWINGS

---

[Drawing 1]

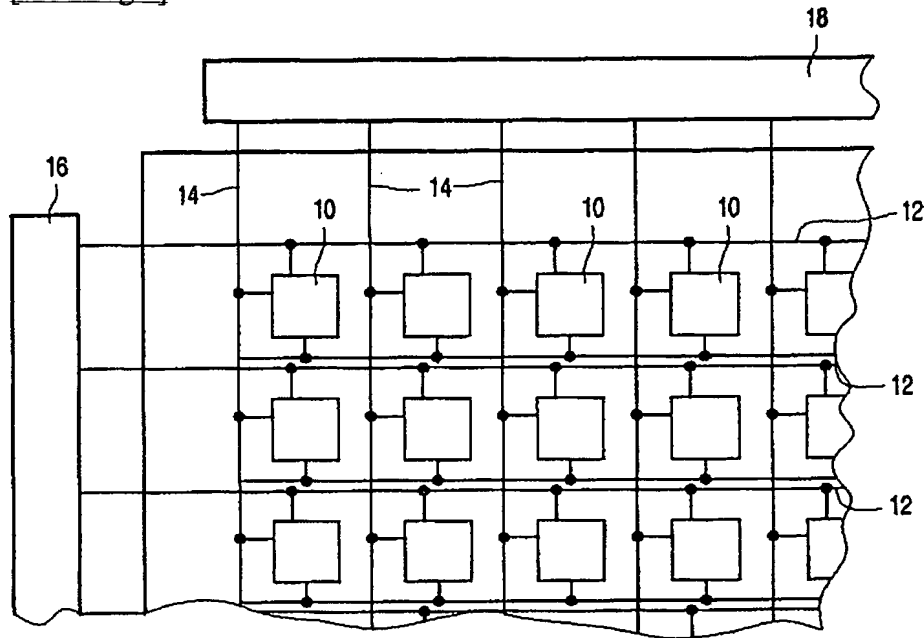


FIG. 1

[Drawing 2]

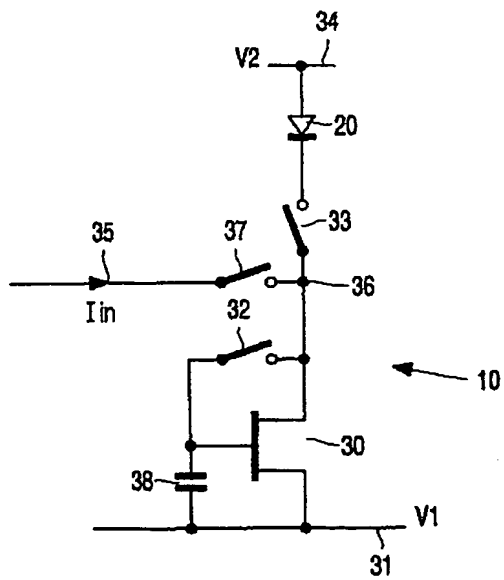


FIG. 2

[Drawing 3]

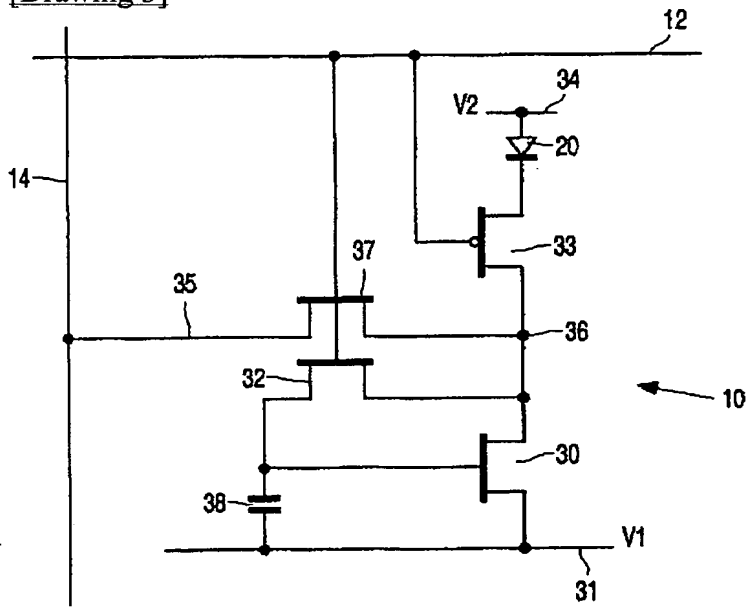


FIG. 3

[Drawing 4]

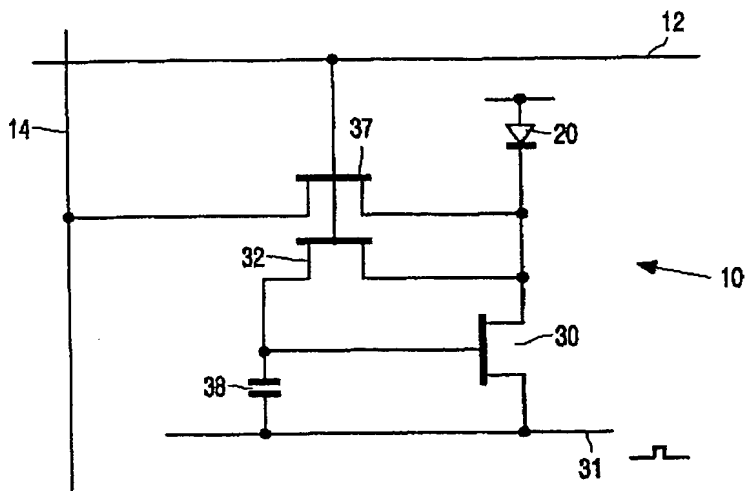


FIG. 4

[Drawing 5]

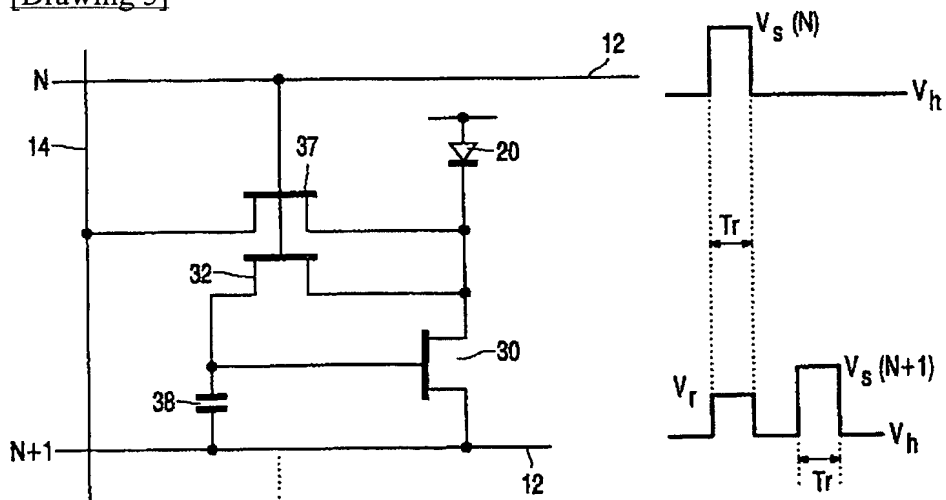


FIG. 5

[Translation done.]

(19)日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11)特許出願公表番号

特表2002-517806

(P2002-517806A)

(43)公表日 平成14年6月18日(2002.6.18)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テ-マコト*(参考)
G 0 9 G 3/30		G 0 9 G 3/30	J 5 C 0 8 0
G 0 9 F 9/30	3 3 8	G 0 9 F 9/30	3 3 8 5 C 0 9 4
	9/33		Z
G 0 9 G 3/20	6 2 4	G 0 9 G 3/20	6 2 4 B

審査請求 未請求 予備審査請求 未請求(全 25 頁)

(21)出願番号 特願2000-553938(P2000-553938)  
(86) (22)出願日 平成11年6月7日(1999.6.7)  
(85)翻訳文提出日 平成12年2月14日(2000.2.14)  
(86)国際出願番号 PCT/IB99/01041  
(87)国際公開番号 WO99/65011  
(87)国際公開日 平成11年12月16日(1999.12.16)  
(31)優先権主張番号 9812742.6  
(32)優先日 平成10年6月12日(1998.6.12)  
(33)優先権主張国 イギリス(GB)  
(81)指定国 EP(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), JP

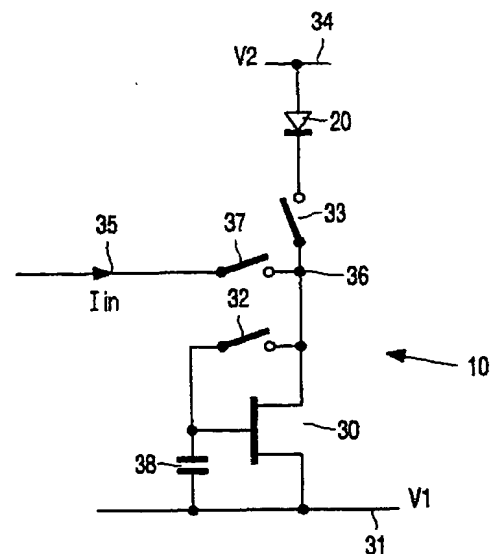
(71)出願人 コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ  
Koninklijke Philips Electronics N. V.  
オランダ国 5621 ペーアー アイन्दーフエン フルーネヴァウツウェッハ 1  
(72)発明者 アラン ヘー クナッブ  
オランダ国 5656 アーアー アイन्दーフエン プロフ ホルストラーン 6  
(72)発明者 ニール セー バード  
オランダ国 5656 アーアー アイन्दーフエン プロフ ホルストラーン 6  
(74)代理人 弁理士 杉村 暁秀 (外2名)

最終頁に続く

(54)【発明の名称】 アクティブマトリックス電界発光表示装置

(57)【要約】

アクティブマトリックス電界発光表示装置は、例えば、有機電界発光材料を具える電流駆動電界発光表示素子(20)のアレイを有し、前記表示素子の動作は、各々、関係するスイッチ手段(19)によって制御され、前記スイッチ手段には、所望の光出力を決定する駆動信号が個々のアドレス周期において供給され、前記スイッチ手段は、前記アドレス周期に続いて前期駆動信号にしたがって前記表示素子を駆動するように配置される。各々のスイッチ手段は、電流ミラー回路(30、32、38)を具え、前記電流ミラー回路において、前記表示素子(20)に関する必要な駆動電流の検知および発生 of 双方に同じトランジスタ(30)を使用し、前記トランジスタのゲートを、格納キャパシタンス(38)に接続し、前記格納キャパシタンスにおいて、前記駆動信号によって決定される電圧を格納する。これにより、前記アレイに渡るトランジスタ特性における変動が改善され、前記表示素子からの光出力の均一性が得られる。





(2)

**【特許請求の範囲】**

【請求項1】 電界発光表示素子のマトリックスアレイを具え、前記電界発光表示素子の各々が、前記表示素子を流れる電流を印可される駆動信号に従って制御する関連するスイッチ手段を有し、前記スイッチ手段が駆動トランジスタを具え、前記駆動トランジスタの第1電流搬送端子を第1給電ラインに接続し、前記駆動トランジスタの第2電流搬送端子を、前記表示素子を経て第2給電ラインに接続し、前記駆動トランジスタのゲートを、その第1電流搬送端子を経てキャパシタンスに接続した、アクティブマトリックス電界発光表示装置において、前記駆動トランジスタの第2電流搬送端子を前記駆動信号用入力端子に接続し、駆動信号の供給中に、前記キャパシタンスにおいて前記駆動信号によって決定されるゲート電圧を格納するように動作できるスイッチ装置を、前記トランジスタの第2電流搬送端子と、前記トランジスタのゲートとの間に接続したことを特徴とする、アクティブマトリックス電界発光表示装置。

【請求項2】 請求項1に記載のアクティブマトリックス電界発光表示装置において、前記表示素子を行および列に配置し、1行の表示素子に関する前記スイッチ手段のスイッチ装置を、各々共通の行アドレス導体に接続し、この行アドレス導体を経て、その行における前記スイッチ装置を動作する選択信号を供給し、各々の行アドレス導体を、選択信号を受けするように配置し、この選択信号によって、前記表示素子の行を一度に一つ順次を選択するようにしたことを特徴とするアクティブマトリックス電界発光表示装置。

【請求項3】 請求項2に記載のアクティブマトリックス電界発光表示装置において、1列における前記表示素子に関する前記駆動信号を、好適には、この列における前記表示素子に共通の個々の列アドレス導体を経て供給し、表示素子のスイッチ手段の入力端子と、その関係する列アドレス導体との間に接続され、最初に言及したスイッチ装置が閉じた場合、前記列アドレス導体における駆動信号を前記入力端子に伝送する他のスイッチ装置を設けたことを特徴とするアクティブマトリックス電界発光表示装置。

【請求項4】 請求項3に記載のアクティブマトリックス電界発光表示装置において、前記他のスイッチ装置を、前記最初に言及したスイッチ装置と同じ行アド

(3)

レス導体に接続し、前記行アドレス導体に印可された選択信号によって、このスイッチ装置と同時に動作可能にするようにしたことを特徴とするアクティブマトリックス電界発光表示装置。

【請求項5】 請求項2ないし4のいずれか1項に記載のアクティブマトリックス電界発光表示装置において、前記第1給電ラインを、同じ行または列におけるすべての表示素子によって共有させ、個々の給電ラインを表示素子の各々の行または列に設けたことを特徴とするアクティブマトリックス電界発光表示装置。

【請求項6】 請求項5に記載のアクティブマトリックス電界発光表示装置において、前記第1給電ラインを表示素子の1行に関係させ、前記第1給電ラインを表示素子の1行によって共有させ、前記第1給電ラインが、表示素子の異なった行に関係する行アドレス導体を具え、前記行アドレス導体を経て、選択信号をこの異なった行のスイッチ手段のスイッチ装置に供給するようにしたことを特徴とするアクティブマトリックス電界発光表示装置。

【請求項7】 請求の範囲1ないし6のいずれか1項に記載のアクティブマトリックス電界発光表示装置において、前記駆動トランジスタの第2電流搬送端子とゲートとの間に接続されたスイッチ装置が閉じた場合、前記表示素子を前記駆動トランジスタから絶縁するように動作可能なスイッチ装置を、前記駆動トランジスタの第2電流搬送端子と前記表示素子との間に接続したことを特徴とするアクティブマトリックス電界発光表示装置。

【請求項8】 請求の範囲1ないし6のいずれか1項に記載のアクティブマトリックス電界発光表示装置において、前記第1給電ラインを、前記表示素子を逆バイアスするような駆動信号の適用中に、パルス信号を受けるように配置したことを特徴とするアクティブマトリックス電界発光表示装置。

【請求項9】 請求の範囲1ないし8のいずれか1項に記載のアクティブマトリックス電界発光表示装置において、前記駆動トランジスタおよびスイッチ装置が、絶縁基板上に装着された薄膜トランジスタを具えることを特徴とするアクティブマトリックス電界発光表示装置。

(4)

## 【発明の詳細な説明】

## 【0001】

本発明は、電界発光表示素子のマトリックスアレイを具え、前記電界発光表示素子の各々が、前記表示素子を流れる電流を印可される駆動信号に従って制御する関連するスイッチ手段を有する、アクティブマトリックス表示装置に関する。

## 【0002】

電界発光表示素子を用いるマトリックス表示装置はよく知られている。前記表示素子に関しては、慣例的な I I I - V 半導体混合物を具える有機薄膜電界発光素子および発光ダイオード (LED) が使用されていた。主に、これらのような表示装置は、前記電界発光表示素子を行および列アドレスラインの交差する組間に接続し、多重式に配置した、パッシブ型のものであった。(有機) ポリマ電界発光材料における最近の発展は、特にビデオ表示目的等に使用するこれらの能力を証明してきた。これらのような材料を使用する電界発光素子は、代表的に、1 対の (アノードおよびカソード) 電極間に挟まれた半導体接合されたポリマの層を 1 つ以上具え、前記電極のうち一方は透明であり、前記電極のうち他方は、ホールまたは電子を前記ポリマ層に注入するのに好適な材料のものである。このような例は、Applied Physics Letters 58 (18) 1982 - 1984 ページ (1991 年 5 月 6 日) における D. Braun および A. J. Heeger による論文において記載されている。前記接合されたポリマ鎖および側鎖の適切な選択によって、前記ポリマのバンドギャップ、電子親和力およびイオン化ポテンシャルを調節することができる。このような材料のアクティブ層を、CVD プロセスを使用して、または単に可溶性共役ポリマの溶液を使用するスピンコーティング技術によって製造することができる。これらのプロセスにより、大きい発光表面を有する LED およびディスプレイを製造することができる。

## 【0003】

有機電界発光材料は、これらがきわめて能率的であり、比較的低い (DC) 駆動電圧を必要とするという利点がある。さらに、慣例的な LCD と相違して、バックライトが必要ない。簡単なマトリックス表示装置において、前記材料を、行および列アドレス導体の組間に設け、前記導体の交点において、これらによって

(5)

電界発光表示素子の行および列アレイを形成する。前記有機電界発光表示素子のダイオード様  $I-V$  特性によって、各々の素子は、多重化駆動動作を実現する表示およびスイッチ機能の双方を行うことができる。しかしながら、この簡単なマトリックス装置を、慣例的な一度に1行の走査を基礎として駆動する場合、各々の表示素子は、全体のフィールド時間のうち行アドレス周期に対応する短い間에만駆動され、発光する。例えば、 $N$ 行を有するアレイの場合において、各々の表示素子は、 $f$ をフィールド周期として、最大  $f/N$  に等しい周期発光することができる。このとき、このディスプレイから所望の平均輝度を得るために、各々の素子によって発生されるピーク輝度を前記必要な平均輝度の少なくとも  $N$  倍にしなければならず、ピーク表示素子電流を平均電流の少なくとも  $N$  倍にする必要がある。結果として生じる高いピーク電流は、特に、前記表示素子の寿命のより急激な劣化と、前記行アドレス導体に沿って生じる電圧低下による問題を生じる。

#### 【0004】

これらの問題に対する一つの解決法は、前記表示素子をアクティブマトリックスに收容し、それによって、各々の表示素子が関連するスイッチ手段を有し、このスイッチ手段が、その光出力を前記行アドレス周期よりわずかに長い周期の間保持するために、駆動電流を前記表示素子に供給するように動作できるようにすることである。このようにして、例えば、各々の表示素子回路に、アナログ（表示データ）駆動信号を、各々の行アドレス周期においてフィールド周期あたり一回ロードし、この駆動信号は格納され、関係している表示素子の行が次にアドレスされるまで、1フィールド周期の間、前記表示素子を流れる必要な駆動電流を保持するように作用する。これは、各々の表示素子によって必要な前記ピーク輝度およびピーク電流を、 $N$ 行を有するディスプレイに関して、約  $N$  の因数によって減少させる。このようなアクティブマトリックスアドレス電界発光表示装置は、欧州特許出願公開明細書第0717446号に記載されている。電界発光表示素子は、光を発生させるために連続的に電流を通過させる必要があるが、LC表示素子は容量性であり、したがって、実質的に電流を受けず、駆動信号電圧をキャパシタンスに全フィールド周期中格納させるため、LCDに使用されている慣

(6)

例的な種類のアクティブマトリックス回路を、電界発光表示素子と共に使用することはできない。上述した文献において、おのおの2個のTF T（薄膜トランジスタ）および1個の格納キャパシタを具える。前記表示素子のアノードを第2TF Tのドレインに接続し、第1TF Tを前記第2TF Tのゲートに接続し、前記第2TF Tのゲートを前記キャパシタの一方の側にも接続する。行アドレス周期中、前記第1TF Tは、行選択（ゲート）信号によってターンオンし、駆動（データ）信号が、このTF Tを経て前記キャパシタに転送される。前記選択信号の除去後、前記第1TF Tはターンオフし、前記第2TF Tに関するゲート電圧を構成する前記キャパシタに格納された電圧は、電流を前記表示素子に伝達するように配置された前記第2TF Tの動作の原因となる。前記第1TF Tのゲートを、同じ行におけるすべての表示素子に共通のゲートライン（行導体）に接続し、前記第1TF Tのソースを、同じ列におけるすべての表示素子に共通のソースライン（列導体）に接続する。前記第2TF Tのドレインおよびソース電極を、前記表示素子のアノードおよび接地ラインに接続し、前記接地ラインは、前記ソースラインと並列に延在し、同じ列におけるすべての表示素子に共通である。前記キャパシタの他方の側もこの接地ラインに接続する。前記アクティブマトリックス構造を、適切な、例えばガラスの、透明絶縁支持体上に、AMLCDの製造において使用されるのと同様の薄膜堆積およびプロセス技術を使用して製造する。

#### 【0005】

この配置によって、前記発光ダイオード表示素子に関する駆動電流は、前記第2TF Tのゲートに供給される電流によって決定される。したがってこの電流は、このTF Tの特性に強く依存する。前記TF Tのしきい値電圧、移動度および寸法における変化は、前記表示素子電流と、したがってその光出力とにおいて、望ましくない変化を生じるであろう。例えば製造プロセスによる、前記アレイの領域に渡っての、または、異なったアレイ間の、表示素子に関係する前記第2TF Tにおけるこれらの変化は、前記表示素子からの光出力の不均一を招く。

#### 【0006】

本発明の目的は、改善されたアクティブマトリックス電界発光表示装置を提供することである。

(7)

## 【0007】

本発明の他の目的は、前記表示素子の光出力における、トランジスタ特性における変化の影響を低減し、したがって、前記表示の不均一を改善する、アクティブマトリックス電界発光表示装置用表示素子回路を提供することである。

## 【0008】

この目的は、本発明において、同じトランジスタを前記表示素子に必要な駆動電流の感知およびその後の発生の両方に使用する前記スイッチ手段用電流ミラー回路を使用することによって達成される。これは、トランジスタ特性におけるすべての変化を補償させる。

## 【0009】

本発明によれば、前記スイッチ手段が駆動トランジスタを具え、前記駆動トランジスタの第1電流搬送端子を第1給電ラインに接続し、前記駆動トランジスタの第2電流搬送端子を、前記表示素子を経て第2給電ラインに接続し、前記駆動トランジスタのゲートを、その第1電流搬送端子を経てキャパシタンスに接続した、序章において記載した種類のアクティブマトリックス電界発光表示装置において、前記駆動トランジスタの第2電流搬送端子を前記駆動信号用入力端子に接続し、駆動信号の供給中に、前記キャパシタンスにおいて前記駆動信号によって決定されるゲート電圧を格納するように動作できるスイッチ装置を、前記トランジスタの第2電流搬送端子と、前記トランジスタのゲートとの間に接続したことを特徴とする、アクティブマトリックス電界発光表示装置が提供される。

## 【0010】

前記スイッチ手段の配置を、前記同じトランジスタが電流供給および電流出力機能を行う単一トランジスタ電流ミラー回路のように効率的に動作するような配置とする。前記スイッチ装置が閉じた場合、前記トランジスタはダイオード接続され、前記入力装置信号は、前記トランジスタを通して流れる電流と、前記キャパシタンスにおいて格納される結果としてのゲート電圧とを決定する。前記スイッチ装置が開いた後、前記トランジスタは、前記表示素子の電流源として働き、前記ゲート電圧は、前記表示素子を流れる電流と、したがってその輝度とを決定し、そのレベルは、その後、設定値にしたがって、例えば、前記表示素子が次に

(8)

アドレスされるまで保持される。このように、第1動作段階、実際には表示素子アドレス周期において、入力電流は標本化され、前記トランジスタゲート電圧がそれに応じて設定され、その後の出力段階において、前記トランジスタは動作し、前記標本化された電流に対応する前記表示素子を流れる電流を吸い込む。この配置において、前記同じトランジスタを、標本化段階中の前記入力電流の標本化と、前記出力段階中の前記表示素子用駆動電流の発生との両方に使用するため、前記表示素子電流は、前記トランジスタのしきい値電圧、移動度または正確な寸法に依存しない。前記アレイに渡る表示素子からの光出力の不均一の上述した問題は、したがって回避される。

#### 【0011】

好適には、前記表示素子を行および列に配置し、1行の表示素子に関する前記スイッチ手段のスイッチ装置を、各々共通の行アドレス導体に接続し、この行アドレス導体を経て、その行における前記スイッチ装置を動作する選択（走査）信号を供給し、各々の行アドレス導体を、選択信号を受けるように配置し、この選択信号によって、前記表示素子の行を一度に一つ順次を選択する。1列における前記表示素子に関する前記駆動信号（表示データ）を、好適には、この列における前記表示素子に共通の個々の列アドレス導体を経て供給し、表示素子のスイッチ手段の入力端子と、その関係する列アドレス導体との間に接続され、最初に言及したスイッチ装置が閉じた場合、前記列アドレス導体における駆動信号を前記入力端子に伝送する他のスイッチ装置を設ける。この目的のため、前記他のスイッチ装置を、好適には、前記最初に言及したスイッチ装置と同じ行アドレス導体に接続し、前記行アドレス導体に印可された選択信号によって、このスイッチ装置と同時に動作可能にする。前記表示素子がアドレスされていない間、すなわち、前記出力段階において、この他のスイッチ装置は、前記入力端子を前記列アドレス導体から絶縁させる。

#### 【0012】

好適には、前記第1給電ラインを、同じ行または列におけるすべての表示素子によって共有させる。個々の給電ラインを、表示素子の各々の行または列に設けてもよい。代わりに、給電ラインを、例えば、列または行方向に延在し、末端に

(9)

において一緒に接続されたラインを使用するか、列および行の双方の方向において延在し、グリッドの形状において一緒に接続されたラインを使用して、前記アレイにおけるすべての表示素子によって有効に共有させることができる。選択されたアプローチは、所定の設計および製造プロセスに関する技術的詳細に依存する。

#### 【0013】

簡単にするため、表示素子の行に関係し、共有される第1給電ラインは、表示素子の異なった、好適には隣接する行に関係する行アドレス導体を具え、この行アドレス導体を経て、選択信号をこの異なった行のスイッチ手段のスイッチ装置に供給してもよい。

#### 【0014】

前記スイッチ装置は、好適には、トランジスタを具え、すべてのトランジスタを、ガラスまたは他の絶縁材料の基板上にTFTとして、前記アドレス導体と一緒に、アクティブマトリックス表示装置および他の大面積電子装置の分野において使用されるような標準的な薄膜堆積およびパターンニングプロセスを使用して便利に形成してもよい。しかしながら、前記装置のアクティブマトリックス回路網を、半導体基板と共にIC技術を使用して製造してもよいことが予測される。

#### 【0015】

前記標本化段階中に前記表示素子を通して電流が流れるのを防ぐために、前記標本化段階中に前記表示素子を前記駆動トランジスタから絶縁させるさらに他のスイッチ装置を、前記駆動トランジスタの第2電流搬送端子と、前記表示素子との間に接続してもよい。このスイッチ装置は、同様に、しかし前記他のスイッチ装置を構成するトランジスタと逆の導電型のトランジスタを具えてもよく、前記同じ行アドレス導体に接続されたそのゲートによって、相補式に動作するようにしてもよい。したがって、前記最初に言及したトランジスタおよび他のトランジスタは、nチャネル装置を具えるが、このトランジスタは、pチャネル装置を具えてもよい。もちろん、前記表示素子の極性と、前記行アドレス導体に印可される波形の極性とを反転させることによって、上述したトランジスタ形式を逆にすることができる。



(10)

## 【0016】

このような相補的に動作するスイッチ装置の必要性を回避することができる。好適な実施形態において、前記表示素子を逆バイアスする前記標本化段階中、パルス信号を前記第1給電ラインと、したがって、前記駆動トランジスタの前記第1電流搬送電極とに印可するように配置し、それによって、前記表示素子を通して電流が流れるのを防止し、前記駆動トランジスタを流れるドレイン電流が前記入力信号電流に対応することを保証し、適切なゲートソース電圧が前記キャパシタンスにおいて標本化されることを保証する。表示素子の隣接する行に関する行アドレス導体を具える前記第1給電ラインの場合において、このパルスを、その行アドレス導体における前記選択信号に対して別々に、関係する前記表示素子に関する前記行アドレス導体における前記選択信号と時間において一致して与える。必要な前記パルスの振幅は、前記選択信号の振幅より小さい。必要なトランジスタの総数を減少させるほかに、前記駆動トランジスタの第2電流供給端子と、前記表示素子との間に接続されたスイッチトランジスタがないことは、このとき必要なトランジスタがすべて同じ極性形式のものになるため、製造が簡単になる。

## 【0017】

本発明によるアクティブマトリックス電界発光表示装置の実施形態を、添付した図面の参照と共に、例として説明する。

## 【0018】

前記図面は、単に図式的なものであり、一定の比率で描かれていない。同じ参照符を、前記図面を通じて、同じまたは同様の部分を示すために使用した。

## 【0019】

図1を参照すると、アクティブマトリックスアドレス電界発光表示装置は、ブロック10によって示す、一定の間隔を置いたがその行および列マトリックスアレイを有し、行（選択）および列（データ）アドレス導体またはラインの交差する組12および14間の交点に配置された電界発光表示素子に関連するスイッチ手段と共に具えるパネルを有する。この図において、簡単にするために数個の画素のみを具える。実際には、数百の画素の行および列があってもよい。画素10

(11)

を、前記行および列アドレス導体を経て、前記導体の個々の組の末端に接続された行走駆動回路16および列データ駆動回路18を具える周辺駆動回路によってアドレスする。

#### 【0020】

図2は、前記アレイにおける代表的な画素ブロック10の回路を単純化した図式的形態において示し、その動作の基本的な方法を示すことを目的とする。図2の画素回路の実際の実装を、図3に示す。20において参照される前記電界発光表示素子は、ここではダイオード素子(LED)として表され、有機電界発光材料の1つ以上の層を間に挟んだ1対の電極を具える有機発光ダイオードを具える。前記アレイの表示素子を、関係するアクティブマトリックス回路網と共に、絶縁支持物の一方の側に装着する。前記表示素子のカソードまたはアノードを、透明導電材料によって形成する。前記支持物の他方の側における見る人に見えるようにするために、前記支持物をガラスのような透明材料とし、前記基板に最も近い表示素子20の電極をITOのような透明導電材料によって構成し、前記電界発光層によって発生された光がこれらの電極および支持物を透過するようにしてもよい。しかしながら、この特定の実施形態において、前記光出力は、前記パネル上から見られることを目的とし、電源に接続され、前記アレイにおけるすべての表示素子に共通の第2給電ラインを構成する連続的なITO層22の部分を具える。前記表示素子のカソードは、カルシウムまたはマグネシウム銀合金のような低い仕事関数を有する金属を具える。代表的に、前記有機電界発光材料層の厚さを、100nmないし200nmの間とする。素子20に使用することができる好適な有機電界発光材料の代表的な例は、欧州特許出願公開明細書第0717446号に記載されており、その参照は他の情報をもたらし、これに関するその開示はここに含まれる。WO96/36959に記載の複合ポリマのような電界発光材料を使用することもできる。

#### 【0021】

各々の表示素子20は、該表示素子に隣接する行および列導体12および14に接続された関係するスイッチ手段を有し、このスイッチ手段を、該表示素子を、該素子の駆動電流と、したがって光出力(グレイスケール)とを決定する印可

(12)

されたアナログ駆動（データ）信号レベルにしたがって動作させるように配置する。前記表示データ信号を、電流源として作動する列駆動回路18によって供給する。適切に処理されたビデオ信号をこの回路に供給し、この回路は、前記ビデオ信号を標本化し、ビデオ情報に関係するデータ信号を構成する電流を、前記列導体の各々に、前記アレイのアドレス時において行に適切のように、前記列駆動回路の動作と前記行駆動回路の走査とを同期させて供給する。

#### 【0022】

図2を参照すると、前記スイッチ手段は、駆動トランジスタ30、さらに特にnチャネルFETを具え、このトランジスタの第1電流搬送（ソース）端子を給電ライン31に接続し、このトランジスタの第2電流搬送（ドレイン）端子を、スイッチ33を経て表示素子20のカソードに接続する。前記表示素子のアノードを第2給電ライン34に接続し、この第2給電ラインを、実際には、固定された基準電位に保持された前記連続的電極層によって構成する。トランジスタ30のゲートを給電ライン31と、したがって前記ソース電極とに、格納キャパシタンス38を経て接続し、この格納キャパシタンスを、別個に形成したキャパシタンスとしてもよく、または、前記トランジスタの内在するゲートソースキャパシタンスとしてもよい。トランジスタ30のゲートを、スイッチ32を経てそのドレイン端子にも接続する。

#### 【0023】

前記トランジスタ回路は、単一トランジスタ電流ミラーのように動作し、同じトランジスタが、電流供給および電流出力機能の双方を行い、表示素子20が負荷として作動する。この電流ミラー回路への入力を、入力ライン35によって供給し、この入力ラインは、入力端子を構成するスイッチ32および33間のノード36に、他のスイッチ37を経て接続し、スイッチ37は、入力信号の前記ノードへの供給を制御する。

#### 【0024】

前記回路の動作は、2段階において行われる。時間においてアドレス周期に対応する最初の標本化段階において、前記表示素子からの必要な出力を決定する入力信号を前記回路に供給し、トランジスタ30における結果として生じるゲート

(13)

ーソース電圧を標本化し、キャパシタンス 38 に格納する。次の出力段階において、トランジスタ 30 は、前記入力信号によって決定されるような前記必要な出力を前記表示素子から発生するために、前記格納された電圧のレベルにしたがって電流を表示素子 20 に流すように動作し、前記出力を、例えば、前記表示素子がその後の新たな標本化段階において次にアドレスされるまで保持する。双方の段階中に、給電ライン 31 および 34 を、適切な予め設定された電位レベル  $V_1$  および  $V_2$  におけるとする。給電ライン 31 を、通常は、接地電位 ( $V_1$ ) とし、給電ライン 34 を正電位 ( $V_2$ ) とする。

#### 【0025】

前記標本化段階中、スイッチ 32 および 37 を閉じ、これはトランジスタ 30 をダイオード接続し、スイッチ 33 を開き、これは前記表示素子負荷を絶縁する。前記必要な表示素子電流に対応し、ここでは  $I_{in}$  として示す入力信号を、トランジスタ 30 を通じて、外部ソース、例えば、図 1 における列駆動回路 18 から、入力ライン 35、閉じたスイッチ 37 および入力端子 36 を経て駆動する。トランジスタ 30 が閉じたスイッチ 32 によってダイオード接続されるため、定常状態におけるキャパシタンス 38 の両端間の電圧は、トランジスタ 30 のチャネルを流れる電流  $I_{in}$  を駆動するのに必要なゲートソース電圧になる。この電流を安定させるのに十分な時間を与えてから、前記標本化段階を、スイッチ 32 および 37 を開いて、入力端子 36 を入力ライン 35 から絶縁すると共にキャパシタンス 38 を絶縁し、その結果、入力信号  $I_{in}$  にしたがって決定されるゲートソース電圧をキャパシタンス 38 に格納することに応じて終了する。次に、前記出力段階を、スイッチ 33 を閉じ、前記表示素子のカソードをトランジスタ 30 のドレインに接続することに応じて開始する。次に、トランジスタ 30 は、電流源として動作し、 $I_{in}$  にほぼ等しい電流が、表示素子 20 を流れる。スイッチ 32 がターンオフし、キャパシタンス 38 における電圧に変化が生じる場合、電荷注入効果による容量結合のため、そして、トランジスタ 30 が、実際には有限の出力抵抗を有すると考えられ、完全な電流源として作動しないかもしれないため、前記表示素子の駆動電流は、入力電流  $I_{in}$  ときわめてわずかに異なるかもしれない。しかしながら、同じトランジスタを、前記標本化段階中の  $I_{in}$

(14)

nの標本化と、前記出力段階中の前記電流の発生とに使用するため、前記表示素子電流は、トランジスタ30のしきい値電圧または移動度に依存しない。

#### 【0026】

図3は、図1の表示装置において使用される図2の画素回路の実際的な実施形態を示す。この図において、スイッチ32、33および37を、各々、トランジスタによって構成し、これらのスイッチトランジスタを、駆動トランジスタ30と共に、すべて、薄膜電界効果トランジスタ、TFTとして形成する。入力ライン35と、同じ列におけるすべての画素回路の対応する入力ラインとを、列アドレス導体14と、これを経て行駆動回路18とに接続する。トランジスタ32、33および37のゲートと、同様に、同じ行における画素回路における対応するトランジスタのゲートとを、すべて、同じ行アドレス導体12に接続する。トランジスタ32および37は、nチャネル装置を具え、行駆動回路16によって行アドレス導体12に印可される電圧パルスの形態における選択（走査）信号によってターンオンする（閉じる）。トランジスタ33は、Pチャネル装置を具える逆の導電型のものであり、トランジスタ32および37に対して相補的に動作し、トランジスタ32および37が導体12における選択信号に応じて閉じた場合にターンオンし（開き）、開いた場合にターンオフする。

#### 【0027】

給電ライン31は、行導体12と並列の電極として延在し、同じ行におけるすべての画素回路によって共有される。すべての行の給電ライン31を、これらの末端において一緒に接続することができる。前記給電ラインは、代わりに、列方向において延在してもよく、このとき各々のラインは、個々の列における表示素子によって共有されている。代わりに、給電ラインを、行および列方向の双方において延在するように設け、相互接続し、グリッド構造を形成してもよい。

#### 【0028】

前記アレイを、一度に1行、順番に駆動し、選択信号を各々の行導体12に順次に供給する。前記選択信号の持続時間は、行アドレス周期を決定し、上述した標本化段階の周期に対応する。選択された行におけるすべての表示素子を、これらの必要な駆動レベルに、前記表示素子からの必要な表示出力を決定する個々の

(15)

入力信号によって、行アドレス周期において同時に設定するために、一度に1行のアドレスが必要なため、前記選択信号と同期して、データ信号を構成する適切な入力電流駆動信号を、行導体12に列駆動回路18によって供給する。このようなある行のアドレスに続いて、表示素子の次の行を同様にアドレスする。1フィールド周期において表示画素のすべての行をアドレスした後、前記一連のアドレスを、順次のフィールド周期において繰り返し、所定の表示素子に関する駆動電流と、したがって、前記出力とは、前記個々のアドレス周期において設定され、1フィールド周期中、関係する前記表示素子の行が次にアドレスされるまで保持される。

#### 【0029】

前記TFT、アドレスラインの組、格納キャパシタンス（別個の構成要素として設ける場合）、表示素子電極およびこれらの相互接続部を具えるアレイのマトリックス構造を、基本的に、ガラスまたはプラスチック材料のような絶縁支持体の表面上への、導電性材料、絶縁性材料および半導体材料の種々の薄膜層の、CVD堆積およびフォトリソグラフィックパターンニング技術による、堆積およびパターンニングを含む、アクティブマトリックスLCDにおいて使用されるのと同様の標準的な薄膜処理技術を使用して形成する。このような例は、上述した欧州特許出願公開明細書第0717446号に記載されている。前記TFTは、アモルファスシリコンまたは多結晶シリコンTFTを具えてもよい。前記表示素子の有機電界発光材料層を、蒸着によって、または、スピンコーティングのような他の適切な既知の技術によって形成してもよい。

#### 【0030】

図3の画素回路は、前記製造プロセスを複雑にする恐れがある、nおよびpチャネルトランジスタの双方の使用を必要とする。さらに、この特定の回路は、4個のトランジスタと、1つの共通電極とを必要とし、これらの設備は、画素の実際の間隙を減少させるかもしれない。

#### 【0031】

図4は、反対の極性形式のトランジスタを使用する必要性を回避する、画素回路の代わりの改善された形式を示す。この回路において、トランジスタ33を除

(16)

去し、入力端子36を表示素子20に直接接続する。上述した回路と同様に、前記電流ミラーの動作において、2つの段階、標本化および出力が存在する。前記標本化段階中、関係する行導体12における選択信号によってスイッチトランジスタ32および37を閉じ、トランジスタ30をダイオード接続する。同時に、給電ライン31に、上述したように一定の基準電位に留まるのではなく、正電圧パルスを供給し、表示素子20が逆バイアスされるようにする。この状態において、(小さい逆の漏れ電流を無視して)電流は表示素子20を流れることができず、トランジスタ30のドレイン電流は、入力電流 $I_{in}$ に等しい。このように、トランジスタ30の適切なゲートソース電圧は、キャパシタンス38において再び標本化される。前記標本化段階の終了時に、スイッチトランジスタ32および37は、上述したようにターンオフし、給電ライン31は、その通常レベル、代表的に0Vに戻る。その後の出力段階において、トランジスタ30は、上述したように、キャパシタ38に格納された電圧によって決定されるレベルにおいて前記表示素子に電流を流す電流源として動作する。

#### 【0032】

図4の実施形態において、電源に別々に接続された給電ライン31を、画素の各々の行に関して設けてもよい。標本化段階中、アドレスされている行における表示素子は(給電ライン31をパルス化する結果として)ターンオフし、前記アレイにおいてすべての画素回路に共通の給電ラインが実際に1つのみ存在する場合、すなわち、1行の給電ライン31が画素回路のすべての行を相互接続する連続的なラインの一部である場合、すべての前記表示素子は、どの行がアドレスされているかに関係なく、各々の標本化サイクル中にターンオフする。これは、表示素子に関するデューティサイクル(オン対オフ時間の比)を減少させる。このように、ある行に関係する給電ライン31を他の行に関係する給電ラインから分離させつづけることが望ましい。

#### 【0033】

行方向におけるラインの総数を減少する画素回路の他の代わりの形態を、この実施形態において用いられる代表的な駆動波形と共に、図5において図式的に示す。図示した画素回路は、前記アレイのN番目の行におけるものであり、この配

(17)

置において、トランジスタ30のソースと、キャパシタンス38のゲートから離れた側とを、別々の専用の給電ライン31にではなく、(N+1)番目の行に係る次の隣接する行導体14に双方とも接続する。この画素回路の動作は、上述したものと基本的に同じである。N番目および(N+1)番目の行導体12（およびすべての他の行導体）に供給される必要な行駆動波形は、上述した実施形態における波形と異なる。これらの導体に接続された画素回路のトランジスタ32および37をこれらのオフ（開）状態において保持する低い保持レベル $V_h$ と、これらのトランジスタをターンオンし（閉じ）、個々の行アドレス周期（標本化段階） $T_r$ を規定する選択（ゲート）パルス $V_s$ とを具えるのに加え、各々の行導体に供給される波形は、図4の実施形態における給電ライン31のパルス化と同様に前記表示素子を逆バイアスするように配置された中間レベルパルスをさらに含む。図5において、 $V_s(N)$ は、N番目の行導体に供給され、その行における画素回路のトランジスタ32および37を動作させる前記選択パルスを示し、 $V_s(N+1)$ は、前記行が順次にアドレスされるため、信号 $V_s(N)$ 後に生じる、次の(N+1)番目の行導体に供給させる前記選択信号を示す。各々の行導体に関する波形は、前記選択信号に先行し、先行する行導体12に供給される選択信号と時間において一致する正パルスを含み、その結果、先行する行、すなわちN番目の行における画素回路が、これらに対する $V_s(N)$ の供給に応じてアドレスされる場合、(N+1)番目行導体において現れる正パルス $V_r$ が、行Nにおける画素回路における表示素子を、これらの標本化段階中、逆バイアスするようにする。 $V_r$ のレベルを、前記所望の逆バイアスを与えるように、同時に、トランジスタ32および37と、次の(N+1)番目の行における画素回路とがターンオンしないことを保証するために、選択信号 $V_s$ より低くなるように選択する。

#### 【0034】

上述した実施形態のすべてに関して、前記画素回路がnチャネルトランジスタを基礎としているとしても、同じ動作モデルが、これらのトランジスタの極性を逆にし、前記表示素子極性を逆にし、給電ライン31に供給されるパルスの極性を逆にしても可能であることは理解されるであろう。p形トランジスタ33を使



用する場合、これらはn形になる。

【0035】

pチャネルトランジスタを使用する表示素子が望ましいため、前記ダイオード表示素子を一方または他方に向けるのが好適である技術的な理由が存在する。例えば、有機電界発光材料を使用する表示素子のカソードに必要な材料は、通常、低い仕事関数を有し、代表的に、マグネシウムを基礎とする合金またはカルシウムを具える。これらのような材料は、フォトリソグラフ式にパターン化するのが困難である傾向があり、したがって、前記アレイにおけるすべての表示素子に共通するこのような材料の連続層が望ましいかもしれない。

【0036】

薄膜技術を使用して絶縁基板上に前記TFTおよびキャパシタを形成する代わりに、前記アクティブマトリックス回路網を、IC技術を使用して半導体、例えば、シリコン基板上に形成することができることが予測される。このとき、この基板上に設けられた前記LED表示素子の上側電極を、透明導電材料、例えば、ITOによって形成し、前記素子の光出力は、これらの上部電極を通じて見られる。

【0037】

スイッチ32、33および37が、トランジスタを具える必要はなく、他の形式のスイッチ、例えば、マイクロリレーまたはマイクロスイッチを具えてもよいことも予想される。

【0038】

上述した実施形態を、特に有機電界発光表示素子に関して説明したが、光を通過させ、光出力を発生させる電界発光材料を具える他の種類の電界発光表示素子を代わりに使用してもよいことは理解されるであろう。

【0039】

前記表示素子を、単色または多色表示装置としてもよい。カラー表示装置を、異なるカラー発光表示素子を前記アレイにおいて使用することによって与えてもよいことは明らかであろう。前記異なるカラー発光表示素子を、代表的に、例えば、赤色、緑色および青色発光表示素子の規則的に繰り返すパターンにおいて設

けてもよい。

【0040】

要約において、アクティブマトリックス電界発光表示装置は、例えば、有機電界発光材料を具える電流駆動電界発光表示素子のアレイを有し、これらの表示素子の動作を、各々、関係するスイッチ手段によって制御し、前記スイッチ手段に、所望の光出力を決定する駆動信号を個々のアドレス周期において供給し、前記スイッチ手段を、前記アドレス周期に続いて前記駆動信号にしたがって前記表示素子を駆動するように配置する。各々のスイッチ手段は、電流ミラー回路を具え、この電流ミラー回路において、同じトランジスタを使用して、前記表示素子に必要な駆動電流を検知および発生し、前記トランジスタのゲートを、前記駆動信号によって決定された電圧を格納する格納キャパシタンスに接続する。これは、前記アレイを通じてのトランジスタ特性における変動を補償させ、得るべき前記表示素子からの光出力の均一性を改善させる。

【0041】

本開示を読むことによって、他の変形が当業者には明らかになるであろう。これらのような変形は、マトリックス電界発光ディスプレイおよびその構成部品の分野において既知であり、すでにここに記載した特徴の代わりまたはこれらに加えて使用できる他の特徴を含むことができる。

【図面の簡単な説明】

【図1】 図1は、本発明による表示装置の一実施形態の一部の簡単な図式的な図である。

【図2】 図2は、図1の表示装置における代表的な表示素子と、その関係する制御回路網とを備える代表的な画素回路の等価回路を簡単な形態において示す。

【図3】 図3は、図2の画素回路の実際の現実化を説明する。

【図4】 図4は、画素回路の変形例を示す。

【図5】 図5は、画素回路の他の変形例を、これらにおいて使用する関係する駆動波形と共に示す。

(20)

【図 1】

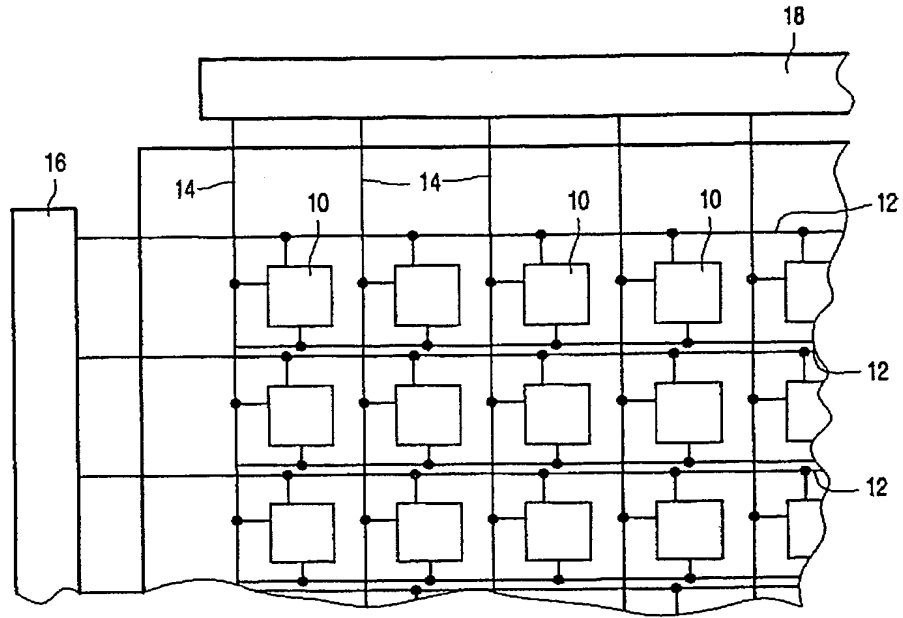


FIG. 1

【図 2】

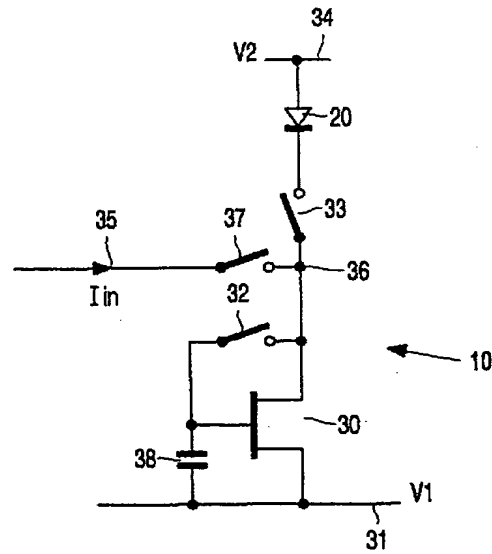


FIG. 2

(21)

【図 3】

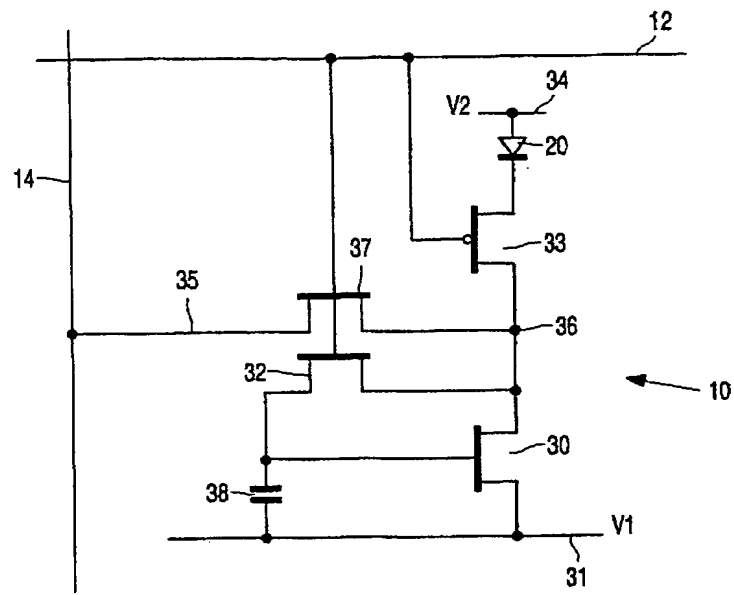


FIG. 3

【図 4】

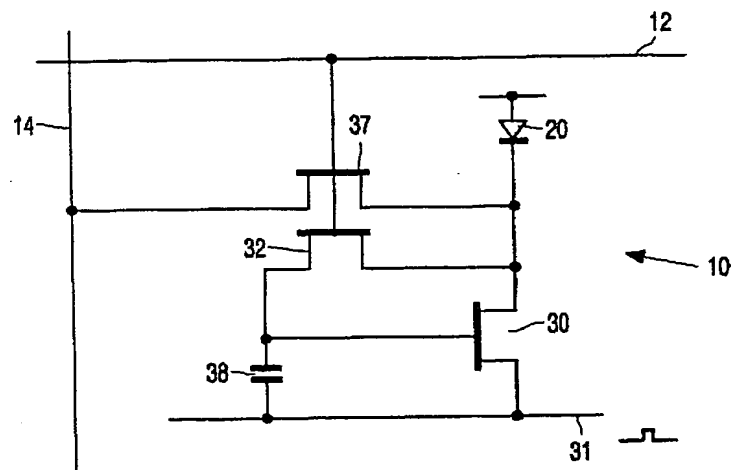


FIG. 4

(22)

【図 5】

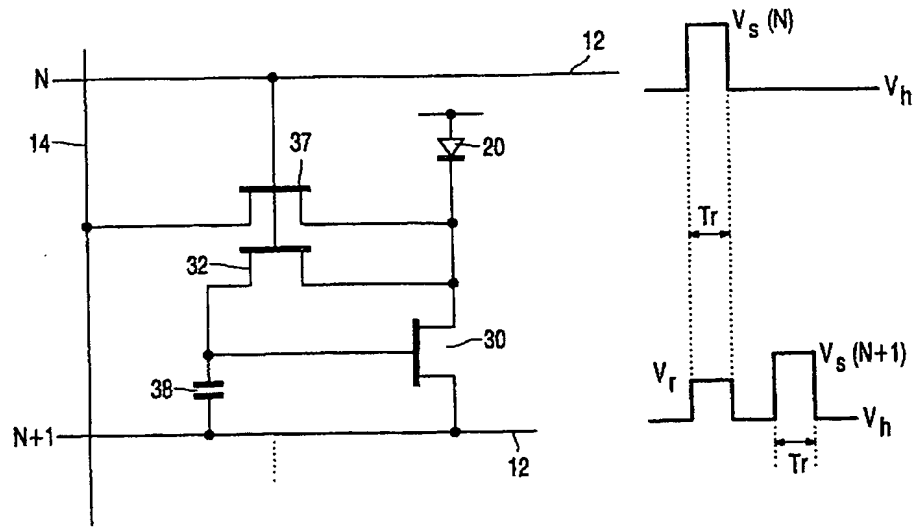


FIG. 5

(23)

【国際調査報告】

1

## INTERNATIONAL SEARCH REPORT

International application No.  
PCT/IB 99/01041

A. CLASSIFICATION OF SUBJECT MATTER		
IPC7: G09G 3/30, G09F 9/33 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
IPC7: G09G, G09F		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
SE,DK,FI,NO classes as above		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 0717446 A2 (EASTMAN KODAK COMPANY), 19 June 1996 (19.06.96), Cited in the application  -- -----	1-9
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "I" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance: the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance: the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" documents member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
12 January 2000		19 -01- 2000
Name and mailing address of the ISA: Swedish Patent Office Box 5055, S-102 42 STOCKHOLM Facsimile No. +46 8 666 02 86		Authorized officer: Jan Silfverling/MN Telephone No. +46 8 782 25 00

Form PCT/ISA/210 (second sheet) (July 1992)



(25)

---

フロントページの続き

(71) 出願人 Groenewoudseweg 1,  
5621 BA Eindhoven, Th  
e Netherlands

Fターム(参考) 5C080 AA07 BB05 DD30 JJ02 JJ03  
JJ04  
5C094 AA03 BA03 BA27 CA19 EA04  
EA07